

Методы снижения вычислительной сложности процесса синтеза для вычислительной платформы реального времени

Автор: Гайош А. И.

Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики, Санкт-Петербург

Научный руководитель: к.т.н. Пенской А. В.

Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики, Санкт-Петербург

Во встроенных вычислительных системах со значительными ограничениями по производительности, времени реакции и энергопотреблению широкое распространение получили специализированные вычислители. Как правило, разработка таких вычислителей производится на уровне регистровых передач (Register Transfer Level, RTL) при помощи языков описания аппаратуры, например, Verilog или VHDL. Такой подход сопряжен с рядом сложностей: высокая трудоёмкость и стоимость разработки, наличие специалистов с профильной квалификацией. Перспективным альтернативным вариантом является высокоуровневый синтез (High Level Synthesis, HLS), но он обладает рядом недостатков, таких как «непрозрачность» и неуправляемость метода синтеза, высокие требования к квалификации пользователя.

Другой вариант – использование реконфигурируемых вычислителей, в рамках которых архитектура решения зафиксирована, а специализация под область применения задается в процессе реконфигурации пользователем. Зафиксированная архитектура позволяет сформировать простые в использовании высокоуровневые средства разработки, доступные для прикладных специалистов. Одним из проектов, направленных на разработку реконфигурируемых вычислителей, является вычислительная платформа реального времени НИТТА включающая оригинальную аппаратную архитектуру и САПР. К её особенностям относятся: 1) элементы архитектуры ТТА, которая предоставляет модель для описания целевого процесса в рамках САПР и обеспечивает высокий уровень параллелизма и гибкость за счет изменяемого набора вычислительных блоков; 2) использование управляющего микрокода вместо системы команд, что позволяет детально планировать управление аппаратными блоками. САПР позволяет генерировать аппаратную составляющую и управляющее программное обеспечение.

В основе работы САПР НИТТА лежит построение имитационной модели целевого вычислителя. Процесс синтеза представляется в виде дерева. Вершины графов описывают состояние имитационной модели на текущем шаге синтеза. Это описание включает в себя информацию об используемой микроархитектуре (состав ее вычислительных блоков, количество сигнальных линий), целевом алгоритме и «текущем месте» его исполнения, потоках управления и данных. На основе текущего состояния модели просчитываются дальнейшие варианты синтеза, один вариант – одно ребро.

Для нахождения кратчайшего маршрута в графе синтеза предлагается использовать алгоритм Дейкстры. Однако, подобное решение отличается высокой вычислительной сложностью. Для снижения вычислительной сложности предлагается оптимизировать систему принятия решений. Эта система оперирует следующими вариантами принимаемых решений: 1) привязка функций целевого алгоритма к вычислительным блокам; 2) решение о пересылке данных между блоками. Кроме того, в качестве весов ребер можно установить не только длительность целевого вычислительного процесса, но и интегральную характеристику шага процесса синтеза.

В рамках данного доклада приводится описание гибридной архитектуры системы НИТТА, рассматривается ее метод синтеза и система принятия решений, проводится аналитическая и экспериментальная оценка сложности нахождения пути в графе синтеза,

описываются методы снижения вычислительной сложности и оптимизации принятия решений, приводятся результаты применения предложенных методов.