

РАЗРАБОТКА ПРЕОБРАЗОВАНИЙ, СОХРАНЯЮЩИХ СТРУКТУРУ БУЛЕВЫХ СХЕМ ПОСЛЕ ПОДСТАНОВОК ЗНАЧЕНИЙ ФУНКЦИОНАЛЬНЫХ ВЕРШИН

Васькин В. В.¹

Научный руководитель – к.т.н., доцент Семёнов А.А.¹

¹Университет ИТМО

vsevolod@vaskin.me

Введение

Задача проверки логической эквивалентности (Logic Equivalence Checking, LEC) двух булевых схем является одной из центральных проблем в области автоматизированного проектирования и верификации цифровых устройств. Формально задача сводится к проверке выполнимости (SAT) так называемой схемы-майтер (miter) [1], выход которой принимают значение «истина» только в том случае, если выходы сравниваемых схем различаются на некотором входном наборе.

Классический подход к решению этой задачи заключается в трансляции схемы в конъюнктивную нормальную форму (КНФ) и применении CDCL-решателей (Conflict-Driven Clause Learning). Однако для широкого класса схем, в частности реализующих арифметические функции, КНФ-представление теряет важную структурную информацию.

Альтернативой является подход Cube-and-Conquer (CnC) [2], сочетающий метод lookahead [3] с CDCL-солверами. Классический CnC работает исключительно с КНФ. В недавних исследованиях [4] были предприняты попытки адаптировать CnC для работы напрямую с And-Inverter графами (AIG), используя топологию схемы для более эффективного выбора переменных ветвления.

Существенным ограничением существующих подходов к варианту CnC на базе AIG является способ обработки ограничений. При фиксации значения внутреннего гейта в процессе декомпозиции, эти ограничения обычно добавляются в виде внешних дизъюнктов. Это превращает задачу в гибридную: «схема + набор КНФ-ограничений». Такой формат препятствует применению мощных алгоритмов структурной минимизации (таких как, например, функциональная редукция [5]), так как эти алгоритмы не умеют работать с «внешними» клозами, оторванными от графа.

В данной работе предлагается новый метод реализации стратегии Cube-and-Conquer, который полностью исключает гибридизацию задачи. Метод выполняет процедуру кубирования (декомпозиции), оставаясь строго в рамках булевой схемы, что позволяет использовать промышленные инструменты AIG-минимизации [5] на промежуточных этапах решения.

Основная часть

Задача выполнимости схемы (CircuitSAT) обычно формулируется как поиск входного вектора, при котором на единственном выходе схемы появляется логическая единица.

В процессе декомпозиции методом Cube-and-Conquer происходит выбор гейта и ветвление по его значению («истина» или «ложь»).

В работах предшественников [4] при выборе ветви, в некоторых случаях схема не модифицируется структурно, а дополняется условиями, которые задают ограничения в форме клозов на входы некоторых гейтов.

Такой подход приводит к тому, что возникает необходимость помимо куба учитывать еще и некоторый набор клозов. Инструменты структурной оптимизации

(например, система ABC [5]) не могут эффективно оптимизировать схему, учитывая дополнительные ограничения в форме клозов, так как они находятся в разных представлениях.

Мы предлагаем переформулировать условие выполнимости. Обобщим задачу и будем считать схему выполнимой тогда и только тогда, когда все её выходы принимают значение 1. Это позволяет внедрять ограничения, возникающие при ветвлении, непосредственно в топологию схемы в виде новых выходов.

Главным преимуществом предложенного подхода является то, что результатом каждого шага декомпозиции (кубом) является чистый AIG (And-Inverter Graph) без дополнительной информации в виде логических формул. Это позволяет на каждом шаге рекурсии применять сложные эвристики минимизации.

Выводы

В работе представлен новый подход к решению задачи верификации булевых схем, развивающий идеи метода Cube-and-Conquer. Ключевым отличием от аналогов является отказ от гибридного представления (схема + КНФ) в пользу полностью структурного подхода.

Реализованный метод трансформации ограничений в дополнительные выходы схемы позволил интегрировать в процесс декомпозиции промышленные алгоритмы логического синтеза.

Литература

1. Molitor P., Mohnke J., Becker B., Scholl C. Equivalence Checking of Digital Circuits: Fundamentals, Principles, Methods. – New York : Springer, 2004. – 262 p.
2. Heule M., Kullmann O., Wieringa S., Biere A. Cube and Conquer: Guiding CDCL SAT Solvers by Lookaheads // Hardware and Software: Verification and Testing (HVC 2011). Lecture Notes in Computer Science. – Berlin, Heidelberg : Springer, 2012. – Vol. 7261. – P. 50–65.
3. Heule M., van Maaren H. Look-Ahead Based SAT Solvers // Handbook of Satisfiability / ed. by A. Biere, M. Heule, H. van Maaren, T. Walsh. – 2nd ed. – Amsterdam : IOS Press, 2021. – P. 183–212.
4. Уразов Т. А. Применение алгоритмов минимизации And-Inverter графов к задаче верификации булевых схем // Сборник тезисов докладов конгресса молодых ученых. Электронное издание. – СПб. : Университет ИТМО, 2024.
5. Brayton R., Mishchenko A. ABC: An Academic Industrial-Strength Verification Tool // Computer Aided Verification (CAV 2010). Lecture Notes in Computer Science. – Berlin, Heidelberg : Springer, 2010. – Vol. 6174. – P. 24–40.