

**АНАЛИЗ ЭФФЕКТИВНОСТИ ОПТИМИЗАЦИЙ ПОВЕДЕНЧЕСКИХ ОПИСАНИЙ
АППАРАТУРЫ В САПР ПЛИС**

Андрейченко Л.В. (ИТМО),

**Научный руководитель – кандидат технических наук, доцент Антонов А.А.
(ИТМО)**

Введение. В статье рассматривается проблема выбора оптимального уровня абстракции при проектировании цифровых схем на языке описания аппаратуры (HDL). Актуальность исследования обусловлена тем, что ручная оптимизация дизайна для улучшения его характеристик часто вступает в противоречие с сохранением читабельности, конфигурируемости и сжатыми сроками на разработку. При этом конструкции, идиомы и практики абстрактного (поведенческого) описания аппаратуры, предлагаемые современными HDL, поддерживаются оптимизирующими логическими синтезаторами в современных САПР FPGA (ПЛИС) с разным уровнем качества. Существующие наборы оценочных тестов (бенчмарков) зачастую фокусируются на интегральных показателях производительности, не позволяя детально оценить эффективность конкретных механизмов трансформации кода. Основной целью работы является проведение сравнительного анализа современных САПР ПЛИС и создание набора рекомендаций для эффективного использования HDL без ущерба качеству синтезированных решений.

Основная часть.

Исследование проводится в несколько этапов. На первом этапе проводится обобщение и классификация известных методов оптимизации [1-3], применяемых при трансформации конструкций (System)Verilog HDL в структурное представление. На базе полученной классификации разрабатываются синтетические тесты, ориентированные на проверку отдельных классов оптимизаций. Данные тесты представляют собой пары эквивалентных по поведению дизайнов, один из которых оптимизирован вручную, а второй имеет избыточность вследствие намеренного использования сложных и запутанных выражений языка (System)Verilog и/или паттернов описания поведения для точечной проверки классов оптимизаций. Разрыв в характеристиках данных реализаций позволяет сделать вывод об уровне эффективности САПР в применении конкретных оптимизаций. Предложена трехуровневая классификация оптимизаций поведенческих описаний аппаратуры. В рамках данной классификации разработан тестовый пакет тестов, выборочно направленных на оценку оптимизаций, принадлежащих разным уровням предложенной классификации. Демонстрируется последовательное снижение эффективности применения паттернов кодирования при их приближении к поведенческому уровню описания, причем с повышением уровня усиливаются различия между разными САПР. Существенное падение эффективности наблюдается при оценке оптимизации поведения на уровне множественных тактов синхросигнала.

Выводы. Результаты работы позволяют выделить общее “ядро” HDL и паттернов описания логики без ущерба качеству синтезируемой аппаратуры, а также определить перспективные направления дальнейшего совершенствования синтезаторов и HDL.

Список использованных источников:

1. Albrecht C. IWLS 2005 benchmarks //International Workshop for Logic Synthesis (IWLS). – 2005. – Т. 9.
2. Altera. Advanced Synthesis Cookbook. – 2011.
3. Amarú L., Gaillardon P. E., De Micheli G. The EPFL combinational benchmark suite //Hypotenuse. – 2015. – Т. 256. – №. 128. – С. 214335.