**ПРОЕКТИРОВАНИЕ ПРЕДСКАЗАТЕЛЯ ПЕРЕХОДОВ
И ИССЛЕДОВАНИЕ ХАРАКТЕРИСТИК ДЛЯ
ПРОЦЕССОРОВ С РАЗЛИЧНОЙ СТРУКТУРОЙ КОНВЕЙЕРА**

Болдов О. Е. (ИТМО)

**Научный руководитель – кандидат технических наук, доцент Антонов А. А.
(ИТМО)**

Введение. Предсказатель переходов представляет собой модуль процессора, ускоряющий его работу благодаря выбору направления ветвей инструкций и загрузке из кэша последующих инструкций. Основным показателем данного модуля является процент верных предсказаний. Данная работа посвящена анализу выбора оптимальных алгоритмов для разных типов конвейера процессора.

Основная часть.

Для анализа были выбраны ghr, phr, gshare [1], [2] и TAGE [3] алгоритмы, которые имеют разную стоимость и процент успеха. Эти алгоритмы содержат таблицы историй выполнения ветвей, и в этих таблицах могут происходить коллизии. Процент успеха зависит от количества этих коллизий. В некоторых ситуациях нам проще добавить памяти и уменьшить количество коллизий, в некоторых придется использовать предсказатель сильнее, но это будет стоить дороже денег и энергии. Иногда нам вообще не нужен успешный предсказатель, так как конвейер короткий, а значит ошибка не так критична.

Для исследования характеристик были разработаны:

1) Предсказатель переходов, включающий в себя бимодальные счетчики, ghr, phr, gshare и TAGE.

2) Тестовое окружение, подсчитывающее процент успешных предсказаний и величину коллизий. Для базовых тестов используются трассы выполнения. Трассы представляют собой файл с перечнем инструкций из определенной программы. У инструкций перехода есть информация о следующей инструкции (был переход выполнен или нет). Предсказатель принимает адреса, делает предсказания, которые сравниваются с действительным направлением перехода, после чего происходит подсчет статистики.

После получения средних процентов успешного выбора различных алгоритмов выполнено тестирование на процессорах разной сложности, сравнена величина ускорения и затраченные ресурсы.

Выводы. Проведен анализ характеристик предсказателей переходов. Приведена статистика тестирования и алгоритм выбора предсказателя переходов в зависимости от требований и сложности процессора.

Список использованных источников:

1. John L. Hennessy, David A. Patterson. Computer Architecture A Quantitative Approach.
2. John Paul Shen, Mikko H. Lipasti. Modern processors design, Fundamentals of Superscalar Processors.
3. Andre' Sezne. A 256 Kbits L-TAGE branch predictor.