

**РАЗРАБОТКА АРХИТЕКТУРЫ САПР ДЛЯ ДОКАЗАТЕЛЬСТВА  
ЭКВИВАЛЕНТНОСТИ ПОТАКТОВОЙ И RTL МОДЕЛЕЙ АППАРАТУРЫ**

**Фирюлин Д.И. (ИТМО)**

**Научный руководитель – кандидат технических наук, доцент Антонов А.А.  
(ИТМО)**

**Введение.** Процесс проектирования сложных современных цифровых устройств предполагает существование нескольких представлений на различных уровнях абстракции: спецификация системы, потактовые, функциональные (выраженные на ЯП высокого уровня) и RTL модели. Данные модели зачастую разрабатываются отдельно, что актуализирует проверку их согласованности друг с другом. Полнота является одним из критериев её качества. Она может быть обеспечена методами формальной верификации с использованием (полу-)автоматизированных средств, таких как SMT-решатели[1] и среды интерактивного доказательства теорем. Существующие программные пакеты (Formality от Synopsys, Jasper Gold от Cadence) позволяют производить доказательства потактовой эквивалентности RTL описаний[2], а так же RTL и потактовой модели на языке C[3]. Последние имеют крайне ограниченное применение ввиду их архитектуры: перед проверкой происходит трансляция C в RTL, что накладывает ограничения на размеры проверяемых моделей.

**Основная часть.** САПР, предназначенная для доказательства эквивалентности моделей, выполняет трансляцию исходных текстов этих моделей в подходящую форму, с формированием последующей задачи для SMT-решателя. Соответственно, в рамках предлагаемой архитектуры САПР предусматриваются следующие модули:

- 1) трансляторы исходных тестов моделей в промежуточное представление (ПП);
- 2) модуль трансляции в задачу для SMT-решателя;
- 3) модули оптимизации моделей в ПП

При помощи САПР предложенной архитектуры предлагается решать проблему доказательства эквивалентности потактовой и RTL моделей аппаратуры. При разработке САПР решаются следующие задачи:

- 1) выбор единого ПП для потактовой и RTL модели;
- 2) разработка трансляторов описания в ПП;
- 3) разработка методов слияния и упрощения моделей на языке ПП (в том числе с применением методик символьного исполнения и анализа трасс выполнения моделей на симуляторах);
- 4) трансляция модели с языка ПП в формат задачи для SMT-решателя.

Основной задачей САПР на этапе работы с промежуточным представлением является сопоставление моделей при помощи синтаксических методов, анализа значений переменных и проч., с целью уменьшения объема модели для проверки автоматическими средствами, а также выделение отдельных её частей, требующих явного уточнения, либо ручного доказательства.

**Выводы.** Разработана архитектура САПР для доказательства эквивалентности потактовой и RTL аппаратуры, предложены методы по разбиению и сокращению объема модели для автоматического доказательства.

**Список использованных источников:**

1. *Kroening, Daniel*. Decision procedures / Daniel Kroening, Ofer Strichman. — Springer, 2016.
2. *Pixley, Carl*. A theory and implementation of sequential hardware equivalence — IEEE Trans. on CAD of Integrated Circuits and Systems 11(12), pp. 1469–1478, doi:10.1109/43.180261.

3. *Strum, Marius*. Formal equivalence checking between high-level and RTL hardware designs / Carlos Ivan Castro Marquez, Marius Strum & Wang Jiang Chau — LATW, IEEE, pp. 1–6, doi:10.1109/LATW.2013.6562666.