УДК 004.4'233

Верификация систем стандарта IEC 61499 на основе инструмента SPIN в платформе FBME

Москвичев В.С. (ИТМО)

Научный руководитель – д.т.н., профессор, Вяткин В.В. (ИТМО)

Данная работа посвящена разработке средств автоматизации верификации систем управления и автоматизации стандарта IEC 61499 в платформе FBME на основе инструмента верификации SPIN. В докладе будет рассказано о разработке алгоритма задания семантики систем стандарта IEC 61499 на языке Promela, алгоритма разбора контрпримеров верификации и об интеграции полученного инструмента в платформу FBME.

Введение. Платформа FBME — это кроссплатформенная среда разработки систем стандарта IEC 61499, основанная на системе JetBrains MPS[1]. Системы стандарта IEC 61499 применяются для программирования распределённых систем промышленной автоматизации. При разработки подобных систем важным аспектом является проверка корректности разработанных систем. Данную задачу можно решать с использованием систем верификации, таких как NuSMV[2] или SPIN[3], путем приведения системы IEC 61499 к эквивалентной модели на языке верификатора.

Процесс верификации систем стандарта IEC 61499 происходит в несколько этапов:

- 1. Сначала требуется описать формальную модель системы на языке верификатора;
- 2. Запустить верификатор на полученной модели;
- 3. В случае обнаружения верификатором контрпримера, требуется сопоставить полученный путь исполнения с изначальными объектами в системе.

Исполнение данного процесса инженером системы является трудоемкой задачи, поэтому требуются инструменты автоматизирующие данный процесс. На данный момент существуют подобные инструменты, работающие для систем стандарта IEC 61499 на основе верификатора NuSMV [2]. В рамках данной работы планируется разработать инструмент, автоматизирующий процесс верификации систем при помощи верификатора SPIN.

Основная часть. Целью данной работы является разработка инструмента автоматизации верификации систем управления и автоматизации стандарта IEC 61499 в платформе FBME. Процесс верификации с использованием SPIN состоит из следующих этапов:

- 1. Построение эквивалентной формальной модели на языке Promela;
- 2. Запуск SPIN на полученной модели
- 3. Интерпретация полученных контрпримеров в формат пути исполнения системы IEC 61499[4].

Для автоматизации данного процесса требуется разработать алгоритм построения формальной модели, в ходе которого должен происходить разбор сетей функциональных блоков, диаграмм исполнения базовых функциональных блоков и алгоритмов на языке Structured Text, которые представлены в системе пользователя. На основе данного разбора создается программа на языке Promela, которая затем передается в верификатор SPIN. Результатом исполнения верификатора может быть контрпример нежелательного исполнения, который будет описывать путь исполнения программы и какие значения переменных были на каждом шаге исполнения. Чтобы сопоставить значения данных переменных с объектами изначальной системы, требуется разработать алгоритм разбора контрпримера, получаемого из верификатора SPIN.

Кроме разработки описанных алгоритмов, в рамках работы требуется решить следующие задачи:

- 1. Реализовать модуль интеграции полученных алгоритмов в плагин верификации платформы FBME
- 2. Провести сравнение результатов работы с уже существующХим инструментом верификации на основе верификатора NuSMV.

Выводы. На данный момент реализован алгоритм трансляции функциональных блоков в модели SPIN и алгоритм разбора контрпримеров. В дальнейшем планируется разработать полноценную интеграцию полученных алгоритмов с платформой FBME и провести сравнение с существующими решениями. Разрабатываемый плагин даст возможность использовать инструменты верификации для систем стандарта IEC 61499, что позволит эффективнее проводить тестирование и разработку данных систем.

Список использованных источников:

- 1. FBME: Function Blocks Modelling Environment [Электронный ресурс] // https://jetbrains.github.io/fbme (дата обращения: 15.02.2024)
- 2. M. Xavier, S. Patil and V. Vyatkin, "Cyber-physical automation systems modelling with IEC 61499 for their formal verification," // M. Xavier, S. Patil and V. Vyatkin / 2021 IEEE 19th International Conference on Industrial Informatics (INDIN), Palma de Mallorca, Spain, 2021, pp. 1-6, doi: 10.1109/INDIN45523.2021.9557416.
- 3. V. Shatrov and V. Vyatkin, "Promela Formal Modelling and Verification of IEC 61499 Systems with comparison to SMV," // V. Shatrov and V. Vyatkin / 2021 IEEE 19th International Conference on Industrial Informatics (INDIN), Palma de Mallorca, Spain, 2021, pp. 1-6, doi: 10.1109/INDIN45523.2021.9557513.
- 4. Tatiana Liakh, Radimir Sorokin, Daniil Akifev, Sandeep Patil, and Valeriy Vyatkin. Formal model of IEC 61499 execution trace in FBME IDE. // Tatiana Liakh, Radimir Sorokin, Daniil Akifev, Sandeep Patil, and Valeriy Vyatkin. / In 2022 IEEE 20th International Conference on Industrial Informatics (INDIN), pp. 588-593. IEEE, 2022