

УДК 004.41

## СТАТИЧЕСКИЙ АНАЛИЗ ИСПОЛНЯЕМЫХ ФАЙЛОВ ДЛЯ ГРАФИЧЕСКИХ ПРОЦЕССОРОВ

Лабушев Т.М. (Университет ИТМО)

Научный руководитель – к.т.н., доцент Перминов И.В. (Университет ИТМО)

*В докладе рассматривается практическое применение методов статического анализа к исполняемым файлам для графических процессоров AMD. Приводится обоснование выбранного подхода, обсуждаются достигнутые результаты и возможные направления будущей работы.*

### Введение.

Популярность вычислительно затратных методов машинного обучения повысила интерес к использованию графических процессоров для математических расчетов: они отличаются высокой производительностью в подобных задачах и гибкостью программирования. Для достижения оптимальной утилизации аппаратных ресурсов алгоритмы реализуются при помощи ассемблера, что усложняется различиями в наборе инструкций и их поведении между семействами ГП.

Для упрощения верификации ассемблерных программ (*шейдеров*) возможно применение статического анализа кода. Хотя общие методы статического анализа широко представлены в научной литературе, конкретные реализации, готовые к внедрению в существующий процесс разработки ассемблерных шейдеров, практически не освещены.

### Основная часть.

Целью работы является разработка системы статического анализа кода для графических процессоров AMD. В ходе анализа предметной области определена конкретная задача: верификация корректной вставки инструкций разрешения зависимостей, отсутствие которых приводит к неопределенному поведению.

К программному решению выработаны следующие требования:

1. Входными данными выступают исполняемые файлы, поскольку их формат строго определен (в то время как представление исходного текста программы зависит от конкретного ассемблера или более высокоуровневого генератора кода).
2. Дизассемблирование исполняемых файлов выполняется при помощи средств LLVM, что снимает необходимость в ручном перечислении набора команд каждого поддерживаемого семейства ГП.
3. Анализ производится над графом потока управления, который восстанавливается при дизассемблировании программы, что позволяет отследить все необходимые условия наличия проверяемых инструкций.
4. Отчет об анализе предоставляется как в текстовом виде, удобном для чтения в интерфейсе командной строки, так и в структурированном, что облегчает интеграцию со средами разработки.

Работоспособность демонстрируется на примере шейдеров, используемых в проекте МЮрен. Инструкции разрешения зависимостей удаляются из ассемблерного кода, затем создается исполняемый файл, который подается на вход системе. Проверяется, что недостающие инструкции распознаются корректно.

При разработке системы также учитываются возможные направления ее дальнейшего развития. Так, в работе обсуждается анализ потока данных, который позволит находить как ошибки, так и дополнительные возможности оптимизации, и показывается, что архитектура системы позволит реализовать данный метод.

## **Выводы.**

В рамках работы создана программная реализация метода статического анализа, практическое применение которой возможно в существующих процессах разработки ассемблерных шейдеров для ускорителей AMD, в частности, для предотвращения регрессий при поддержке нескольких семейств ГП. Продемонстрирована работоспособность системы на существующих ассемблерных шейдерах. Помимо этого, рассмотрены направления будущей работы по развитию системы.

Лабушев Т.М. (автор)

Перминов И.В. (научный руководитель)